

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-087075

(43)Date of publication of application : 31.03.1995

(51)Int.Cl.

H04L 7/08

H04B 7/26

H04Q 7/38

(21)Application number : 05-189069

(71)Applicant : NIPPON MOTOROLA LTD

(22)Date of filing : 30.06.1993

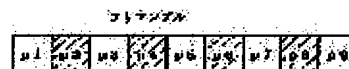
(72)Inventor : MIYATSU KAZUHIRO
OOSHIMA HITOSHI
EGUCHI HIDEHIKO

(54) SYNCHRONIZATION METHOD FOR DIGITAL RADIO COMMUNICATION

(57)Abstract:

PURPOSE: To extend a communication enable range under the circumstance of fading by including a signal acting like a pilot signal to a predetermined position in a synchronizing signal or a preamble inserted by a transmission system for the synchronization of a reception side in digital radio communication.

CONSTITUTION: A transmission system forms a transmission signal by selecting a position of a signal acting like a pilot signal in a preamble of the transmission signal. A fading correction circuit 23 and an amplitude limit circuit 24 are newly added to a pre-stage of a matched filter 21 in a synchronization circuit 2 of a reception system. The fading correction circuit 23 extracts a signal for a time slot equivalent to number (9 from p1 to p9) of the preambles from the head of the reception signal and regards signals (p1, p3, p5, p7, p9) located to the time slot for a predetermined time as the pilot signal to execute processing for fading correction.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

?

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-87075

(43) 公開日 平成7年(1995)3月31日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 7/08		D 7741-5K		
H 0 4 B 7/26				
H 0 4 Q 7/38				
		9297-5K	H 0 4 B 7/26	K
		9297-5K		N
審査請求 未請求 請求項の数4 F D (全 11 頁) 最終頁に続く				

(21) 出願番号 特願平5-189069

(22) 出願日 平成5年(1993)6月30日

(71) 出願人 000230308

日本モトローラ株式会社

東京都港区南麻布3丁目20番1号

(72) 発明者 宮津 和弘

東京都港区南麻布3丁目20番1号 日本モ
トローラ株式会社内

(72) 発明者 大島 等志

東京都港区南麻布3丁目20番1号 日本モ
トローラ株式会社内

(72) 発明者 江口 日出彦

東京都港区南麻布3丁目20番1号 日本モ
トローラ株式会社内

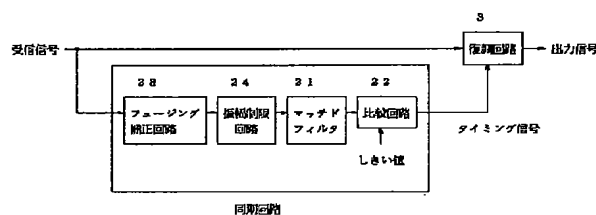
(74) 代理人 弁理士 井上 俊夫

(54) 【発明の名称】 デジタル無線通信の同期方法

(57) 【要約】 (修正有)

【目的】 フェージング補正によって向上した同期信号又はプリアンブルを得、同期を確立してデータ信号の復調を可能にし、フェージング下での通信可能な範囲を拡大する。

【構成】 デジタル無線通信の受信系で同期をとるために送信系で挿入した同期信号又はプリアンブル中の定められた位置に、パイロット信号として機能する信号を選択する。同期信号又はプリアンブルを受信して送信信号のタイミングを検出する同期回路において、上記パイロット信号として機能する信号が含まれた同期信号又はプリアンブルに、フェージング補正を施す処理を行う。フェージング補正を施す処理を行って得られた信号の振幅を一定値に制限するか、その振幅が一定値を越えている時間中は同期をとるための動作を中止して、同期ミスのないように同期を確立してデータ信号を確実に復調する。



1

【特許請求の範囲】

【請求項 1】 デジタル無線通信の受信系で同期をとるために送信系で挿入した同期信号又はプリアンプ中の定められた位置にパイロット信号として機能する信号が含まれていることを特徴とするデジタル無線通信の同期方法。

【請求項 2】 デジタル無線通信の受信系における、同期信号又はプリアンプを受信して送信信号のタイミングを検出する同期回路において、請求項 1 のパイロット信号として機能する信号が含まれた同期信号又はプリアンプに、フェージング補正を施す処理を行うことを特徴とするデジタル無線通信の同期方法。

【請求項 3】 請求項 2 の同期回路において、フェージング補正を施す処理を行って得られた信号の振幅を一定値に制限することを特徴とするデジタル無線通信の同期方法。

【請求項 4】 請求項 2 の同期回路において、フェージング補正を施す処理を行って得られた信号の振幅が一定値を越えている時間中は同期をとるための動作を中止することを特徴とするデジタル無線通信の同期方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、業務用無線等において使用されるデジタル無線通信の同期方法に関する。

【0002】

【従来の技術】 デジタル無線通信においては、受信系で受信するデータ信号の開始時間を知るために即ち同期をとるために、送信系では伝送しようとするデータ信号に同期信号又はプリアンプと呼ばれる一定の信号を付加して送信している。この同期信号又はプリアンプとしては、通常自己相関の強い信号が用いられ、図 10 に示すようにある一定の時間スロットに周期的に挿入される。

【0003】 図 11 は従来の受信系のブロック図であり、同期回路 2 ではマッチドフィルタ 21 を用いて受信信号とプリアンプの信号との相関をとっている。受信信号中にプリアンプが存在すると、マッチドフィルタ 21 の出力は大きなピークを発生する。このピークが比較回路 22 における閾値を越えている場合には、この閾値を越えている時間の中間点をプリアンプを受信したタイミングとして同期をとっている。このタイミングに基づいて受信したデータ信号をサンプルし、その信号を復調回路 3 で復調するようにしている。

【0004】 同期をとる際、受信信号中のプリアンプの歪が小さければ、図 12 (a) に示すようにマッチドフィルタ 21 の出力信号は自己相関に近い波形になって鋭いピークが発生し、受信信号のタイミングを正確に検出することができる。しかし、フェージング等によりプリアンプの歪が大きくなると、図 12 (b) に示すようにマッチドフィルタ 21 の出力信号のピークは緩や

2

かになり、受信信号のタイミングを正確に検出することができない。更にプリアンプの歪が大きくなると、図 12 (c) に示すようにマッチドフィルタ 21 の出力信号のピークがその閾値を越えることがなく、受信信号のタイミングを検出することが不可能になる。

【0005】 このような不都合を回避するためにはプリアンプ長の長いものを用いることが考えられる。プリアンプ長が長ければ自己相関が強くなって、フェージングによりプリアンプに歪が発生した場合にもマッチドフィルタ 21 の出力信号のピークを鋭く保つことが可能である。しかし、プリアンプ長が長くなるとその分データ信号の長さが減少するため、結果としてデータ伝送速度が小さくなるという欠点がある。

【0006】 一方、16QAM のような線形変調を用いた陸上移動無線においては、送信信号の位相のみならず振幅にもデータが含まれているため、送信系から送信された信号の位相と振幅を受信系で忠実に再現することが必要であるが、フェージングによりこの信号の位相と振幅に歪が発生してしまう。そこで送信信号と同じ信号を忠実に再現するために、フェージングによる信号の位相と振幅の歪みを補償するフェージング歪み補償方式が提案されている（電子情報通信学会論文誌 89/1V o. 1, J72-B I I N o. 1 第 7 頁から第 14 頁参照）。

【0007】 この方式は、送信系においてデータ信号に定期的にパイロット信号を挿入し、受信系ではこのパイロット信号をもとにしてフェージング歪みを測定し、その時系列を内挿することによって全信号のフェージング歪みを推定し、その逆特性を受信信号に乗積することにより歪みのないデータ信号を再生するものである。

【0008】 図 13 は、この方式に用いられるフェージング歪み推定・補償部の構成を示し、クロック再生部 41、フレーム同期部 42、フェージング歪み推定部 43、フェージング歪み補償部 44 からなる。このフェージング歪み推定・補償部においては、検波後のベースバンド信号からクロックタイミングとフレームタイミングを再生し、次にパイロット信号の受信複素ベースバンド信号を測定する。今、 $t = k T_F$ (k は 0 又は正の整数、 T_F はフレーム周期) におけるパイロット信号の受信複素ベースバンド信号を $u(k)$ とすると、 $u(k) = c(k) z_1(k) + n(k)$ となる。尚、 $c(k)$ は複素ランダム信号、 $z_1(k)$ は送信複素ベースバンド信号、 $n(k)$ は白色ガウス雑音である。

【0009】 ここで、 $\hat{c}(k) = u(k) / z_1(k)$ とすると、 $\hat{c}(k) = c(k) + n(k) / z_1(k)$ となり、 $\hat{c}(k)$ は、ちょうど $c(t)$ をフレーム周期 T_F でサンプリングしたサンプル値に相当し、このサンプル値には雑音成分 $n(k) / z_1(k)$ が含まれることを意味する。そこで $\hat{c}(k)$ を $c(k)$ の推定値とし、 $\hat{c}(k)$ の時系列を内挿するこ

3

とにより、データ信号におけるフェージング歪みの推定ができる。この内挿法には、ニュートンの公式やガウスの公式等があり、例えば $t = (k-1)T_F$ 、 kT_F 、 $(k+1)T_F$ において得られたフェージング歪みの推定値をそれぞれ、 $c^{\wedge}(k-1)$ 、 $c^{\wedge}(k)$ 、 $c^{\wedge}(k+1)$ とした場合、これから、ある時刻 $t = kT_F + (m/N)T_F$ におけるフェージング変動 $c^{\wedge}(k + (m/N))$ を推定する。この内挿はフェージング歪み推定部 43 で行われる。ここで、 m は 0 又は正の整数、 N はフレーム長である。

【0010】一方、フェージング歪み補償部 44 においては、 $z^{\wedge}(k + (m/N)) = u(k + m/N) / c^{\wedge}(k + (m/N))$ を計算することにより、フェージング歪みが補償された受信ベースバンド信号 $z^{\wedge}(k + (m/N))$ を得る。

【0011】

【発明が解決しようとする課題】しかしながら、上記フェージング歪み補償方式（以下「フェージング補正」という。）では、データ信号はフェージングに対する耐久力が向上しビット誤り率（BER: Bit Error Rate）は改善するが、プリアンブル（フレーム信号）には無関係であるため、同期性能は依然としてもとのままであって改善されていない。また、上記フェージング補正は、クロック同期及びフレーム同期が完全にとれることを前提としているため、データ信号のフェージング耐久能力がこれによって向上したとしても、フェージングによってプリアンブルに歪みが生じて同期がとれなくなっている場合には、その能力を生かすことはできない。

【0012】従ってあるフェージング状況下において、たとえ上記フェージング補正によってデータ信号を復調することができる能力を有していたとしても、プリアンブルの同期がとれないために結果的にはデータ信号も復調できないということが起こり得る。つまりプリアンブルのフェージング耐久力が劣るためにデータ信号のフェージング耐久力が十分に発揮されないことになり、フェージング補正の利点を無駄にしている。

【0013】以上の様子を図14を用いて概念的に説明する。これらの図において横軸は時間を表し、各時間スロットに区切られている。縦軸はフェージングに対する耐久能力を表しており、どれだけ激しいフェージング下で正常に機能するかを示す。但しこれらの図は説明のために概念のみを示すものであり、図中で表しているフェージング耐久能力とは定量的に厳密に定義されたものではなく定性的なものである。即ちプリアンブルのフェージング耐久能力がフェージングの強さを越えている場合には同期がとれ、それに達していない場合には同期はとれないことを意味する。またデータ信号のフェージング耐久能力がフェージングの強さを越えている場合には復調が可能であり、それに達していない場合には復調は不

4

可能であることを意味する。但しデータ信号のフェージング耐久能力とは、同期がとれたと仮定した場合の能力であるとする。

【0014】図14(a)はフェージング補正を行わない場合のフェージング耐久能力を表している。プリアンブルは一般にデータ信号よりもフェージングに対して耐久力のある信号が用いられる。図中Aで示すような弱いレベルのフェージングが発生した場合には、同期がとれしかもデータ信号も復調ができる。図中Bで示すようなレベルのフェージングが発生した場合には、同期はとれるがデータ信号は復調できないという状態になる。更に図中Cで示すような強いレベルのフェージングが発生した場合には、同期もとれないうえにデータ信号も復調できないことになる。

【0015】図14(b)はデータ信号にフェージング補正を行った場合のフェージング耐久能力を表している。フェージング補正の効果により、図14(a)に比べデータ信号のフェージング耐久能力は向上している。このようにデータ信号のフェージング耐久能力がプリアンブルのそれを越えてしまう程フェージング補正の効果が大きい場合には、その越えてしまった分は無駄になってしまう。つまり図14(b)のDで示すような、プリアンブルのフェージング耐久能力とデータ信号のフェージング耐久能力との間の強さのフェージングがある場合には、何らかの方法で同期がとれさえすればデータ信号が復調できるにもかかわらず、プリアンブルのフェージング耐久能力が及ばないために同期がとれず、従ってデータ信号も復調できないことになる。

【0016】以上説明したように従来のフェージング補正では、データ信号のフェージング耐久能力のみが向上し、プリアンブルのフェージング耐久能力は何ら改善されないため、ある強さのフェージングに対してはプリアンブルの歪みが大きくなり、データ信号を復調できる能力を有していながらも同期がとれないためにデータ信号の復調が不可能であり、通信が行えないという不都合があった。

【0017】本発明は、以上のような従来技術の不具合に鑑み、データ伝送速度を低下させることなしに、図14(c)に示すようにフェージング補正によって向上したデータ信号のフェージング耐久能力以上の耐久能力を有する同期信号又はプリアンブルが得られるようにすることにより、データ信号が復調され得る能力を持つときには必ず同期を確立してデータ信号の復調を可能にし、フェージング下での通信可能な範囲を拡大することを目的とする。

【0018】

【課題を解決するための手段】本発明は、第1に、デジタル無線通信の受信系で同期をとるために送信系で挿入した同期信号又はプリアンブル中の定められた位置にパイロット信号として機能する信号が含まれていることを

特徴とする。

【0019】第2に、デジタル無線通信の受信系における、同期信号又はプリアンプルを受信して送信信号のタイミングを検出する同期回路において、上記パイロット信号として機能する信号が含まれた同期信号又はプリアンプルに、フェージング補正を施す処理を行うことを特徴とする。

【0020】第3に、上記同期回路において、フェージング補正を施す処理を行って得られた信号の振幅を一定値に制限することを特徴とする。

【0021】第4に、上記同期回路において、フェージング補正を施す処理を行って得られた信号の振幅が一定値を越えている時間中は同期を取るための動作を中止することを特徴とする。

【0022】

【作用】送信系における同期信号又はプリアンプル中の定められた位置にパイロット信号として機能する信号が存在するので、受信系ではこの信号を含む同期信号又はプリアンプルにフェージング補正を施すことができ、同期信号又はプリアンプルのフェージング耐久能力が向上する。従って、データ信号の復調を確実に行うことができる。また、フェージング補正を施す処理を行って得られた信号の振幅を一定値に制限すれば、或いはフェージング補正を施す処理を行って得られた信号の振幅が一定値を越えている時間中は同期をとるための動作を中止すれば、同期信号又はプリアンプル中のパイロット信号として機能する信号でない信号を誤ってフェージング補正した場合にも大きなピークの発生を抑制でき、同期ミスを回避できる。

【0023】

【実施例】以下、本発明の実施例を説明する。送信系においては図1に示すようにプリアンプル中の規則的な位置にパイロット信号として機能する信号（以下「パイロット信号」と称する。）が含まれるよう選択して送信信号を構成する。従来のパイロット信号のフォーマットは、図2に示すようにデータ信号中にのみパイロット信号が存在するのに対し、本実施例のパイロット信号のフォーマットは、図1のようにプリアンプル中にもパイロット信号が存在することになる。

【0024】受信系においては図3に示すように、図1に示した従来の受信系に比べ、同期回路2において、マッチドフィルタ21の前段にフェージング補正回路23及び振幅制限回路24が新たに付加されて構成されている。

【0025】フェージング補正回路23では、例えば図4に示すように受信信号の最初からプリアンプルとして割当てられた数（この例ではp1からp9までの9個）だけの時間スロットの信号を取り出し、パイロット信号としてあらかじめ定められた時間スロットに位置する信号（p1、p3、p5、p7、p9）をパイロット信号

とみなしてフェージング補正を施す処理を行う。このフェージング補正は図13に示したフェージング歪み補償方式と同様の方式で行うことができる。次に時間スロット1個分だけずらして同じ数（9個）だけの時間スロットの信号を取り出し、同様にフェージング補正を施す処理を行う。この動作を順次繰り返して、受信信号から1個分の時間スロットだけずらした信号を次々と取り出してそれぞれにフェージング補正を施す処理を行って出力する。

10 【0026】受信信号を時間スロット1個分だけずらして取り出す過程において、プリアンプル中の定められた位置にあるパイロット信号が存在する時間スロットに受信信号におけるパイロット信号の位置が一致した場合には、図5に示すようにフェージング補正が正しく実行され、フェージングによって歪んだプリアンプルはもとの送信時の波形に復元される。これにより受信したプリアンプルからフェージング歪みが除去されるため、マッチドフィルタ21からは自己相関に近い鋭いピークが出力され、このピークが比較回路22における閾値よりも大きく当該比較回路22の出力によりプリアンプルのタイミングを正確に検出できる。つまり図13のデータ信号の場合と同様にプリアンプルのフェージング歪みがフェージング補正によって除去されるため、従来は図12

（b）又は（c）であったマッチドフィルタ21の出力波形が、図12（a）のように改善され、タイミングの検出精度が向上し、また同期がとれなかった状態から同期がとれる状態になる。

30 【0027】一方、プリアンプル中の定められた位置にあるパイロット信号が存在する時間スロットに受信信号におけるパイロット信号の位置が一致しない場合には、パイロット信号ではない信号をパイロット信号として扱う誤ったフェージング補正を行うこととなるため、フェージング補正回路23からは送信されたプリアンプルとは異なった波形を出力する。そのためもとのプリアンプルとの相関が弱く、マッチドフィルタ21を通してもピークが発生せず、比較回路22の閾値を越えることができず、タイミングの検出はされないことになる。

40 【0028】この場合、振幅制限回路24を設けないとすれば、送信したプリアンプルとは異なった波形であるにもかかわらず、マッチドフィルタ21からピークが発生する可能性は残されている。例えばパイロット信号は一般に振幅最大の信号を用いるが、これよりも振幅の大きな信号がフェージング補正回路23から出力されることがある。このような振幅の大きな信号はそのままマッチドフィルタ21に入力されると、ピークが出力されてあたかもタイミングを検出したかのような結果をもたらす。そのためこのような誤ったピークが発生しないようにマッチドフィルタ21の前段に振幅制限回路24を設けて、図6に示すようにマッチドフィルタ21への入力信号の最大振幅がパイロット信号と同じレベルになるよ

うにクリッピングする。

【0029】尚、パイロット信号が存在する時間スロットに受信信号におけるパイロット信号の位置が一致している場合は、もとのパイロット信号よりも大きな信号がフェージング補正回路 23 から出力されることは原理的にあり得ないので、振幅制限回路 24 によるクリッピングはされないことになる。

【0030】以上説明したようにこの実施例によれば、データ伝送速度を低下させることなく、フェージングのある状況下においてもプリアンプルのタイミングを正確に検出することが可能となり、さらに誤ったタイミングの検出を回避することができる。従って、データ信号の復調を確実に行うことができる。

【0031】本発明においては、図 7 に示すように図 3 の振幅制限回路 24 の代わりに振幅判定回路 25 を設けて、パイロット信号の振幅を越える信号はマッチドフィルタ 21 に出力されないようにしてもよい。これは、パイロット信号の振幅を越える信号がフェージング補正の結果として得られる場合は、パイロット信号が存在する時間スロットに受信信号におけるパイロット信号の位置が一致していない場合であるので、わざわざマッチドフィルタ 21 を通してピークを作る必要がないからである。この構成によれば、マッチドフィルタ 21 がデジタルで構成されている場合には、パイロット信号の振幅を越える信号が含まれているときには演算をする必要がないため、マッチドフィルタ 21 の演算負荷が軽減され、動作が速くなるという利点がある。

【0032】以上の実施例では同期回路 2 をハードウェアにより構成したが、本発明においては同期回路 2 をソフトウェアにより構成することも可能である。即ち図 3 及び図 7 の同期回路 2 をフローチャートによって表すと図 8 及び図 9 のようになるので、これらを実行するソフトウェアによっても同期回路 2 を構成することができる。具体的に説明すると、図 8 においては、S1 で受信信号からプリアンプルとして割当てられた長さの時間スロットの信号を取出し、次いで S2 でパイロット信号の位置として割当てられた位置の信号をパイロット信号とみなしてフェージング補正を施す処理を行う。S3 では信号の振幅とパイロット信号の振幅を比較して信号の振幅がパイロット信号よりも大きければ S4 でパイロット信号の振幅になるようにクリッピングした後、S5 のマッチドフィルタにおいて相関を計算する。一方、信号の振幅がパイロット信号と同じか又は小さいときはクリッピングせずに S5 のマッチドフィルタにおいて相関を計算する。次に S6 でマッチドフィルタの出力が閾値と比較され、出力が閾値より大きい場合は、S7 で閾値を越えている時間の中間点でパルスを出力し、次に S8 で受信信号を 1 個分の時間スロットだけ遅延させ、再び S1 から同じ操作を繰り返す。一方 S6 で出力が閾値と同じか又は小さい場合はパルスを発生させずに S8 の操作に

移行し、そして S1 から同じ操作を繰り返す。

【0033】図 9 の場合は、S1～S3 までは図 8 と同様であるが、S3 において信号の振幅がパイロット信号の振幅よりも大きい場合は同期がとれないことが明らかなので S7 に飛んで受信信号を 1 個分の時間スロットだけ遅延させ、再び S1 から同じ操作を繰り返す。一方 S3 において信号の振幅がパイロット信号の振幅と同じか又は小さい場合は S4 に移行してマッチドフィルタにより相関を計算し、以後図 8 と同様の操作を行う。

【0034】本発明においては、フェージング補正の方法としては図 13 のフェージング歪み補償方式に限定されず、その他の方法を採用してもよい。また本発明は、プリアンプルの同期をとる場合に限られず、ビット同期をとる場合等、他の同期をとる場合にも適用することができる。

【0035】

【発明の効果】以上のように本発明によれば、データ伝送速度を低下させることなくフェージング補正によって向上したデータ信号のフェージング耐久能力以上のフェージング耐久能力を有する同期信号又はプリアンプルを提供することができ、データ信号が復調され得る能力を持つときには必ず同期を確立してデータ信号の復調を可能にして通信ができるようにすることができる。従って、従来フェージングの影響によって通信が不可能であった場合にも通信が可能になるため、フェージング状況下での通信可能な範囲を拡大することができる。

【図面の簡単な説明】

【図 1】本発明の実施例におけるパイロット信号のフォーマットの説明図である。

【図 2】従来におけるパイロット信号のフォーマットの説明図である。

【図 3】本発明の実施例における受信系の構成の説明図である。

【図 4】プリアンプル中で定められたパイロット信号の一例を示す説明図である。

【図 5】本発明の実施例におけるフェージング補正の様子を説明する概念図である。

【図 6】本発明の実施例における振幅制限回路によるクリッピングの様子を説明する概念図である。

【図 7】本発明の他の実施例における受信系の構成の説明図である。

【図 8】図 3 の構成に対応するフローチャートである。

【図 9】図 7 の構成に対応するフローチャートである。

【図 10】プリアンプルの挿入のフォーマットの説明図である。

【図 11】従来の受信系及び同期回路のブロック図である。

【図 12】マッチドフィルタにおける出力と同期タイミングの関係を示す説明図である。

【図 13】フェージング歪み補償方式に用いられるフェ

9

10

ージング歪み推定・補償部の構成を示す説明図である。

【図 1 4】 プリアンブルとデータ信号のフェージング耐
久能力の関係を示す概念図である。

【符号の説明】

- 2 同期回路
2 1 マッチドフィルタ
2 2 比較回路
3 復調回路

- 2 3 フェージング補正回路
2 4 振幅制限回路
2 5 振幅判定回路
4 1 クロック再生部
4 2 フレーム同期部
4 3 フェージング歪み推定部
4 4 フェージング歪み補償部

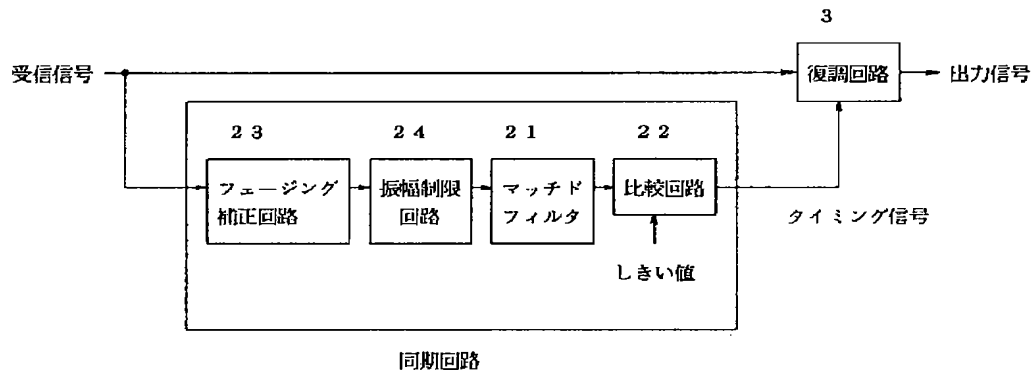
【図 1】

【図 2】

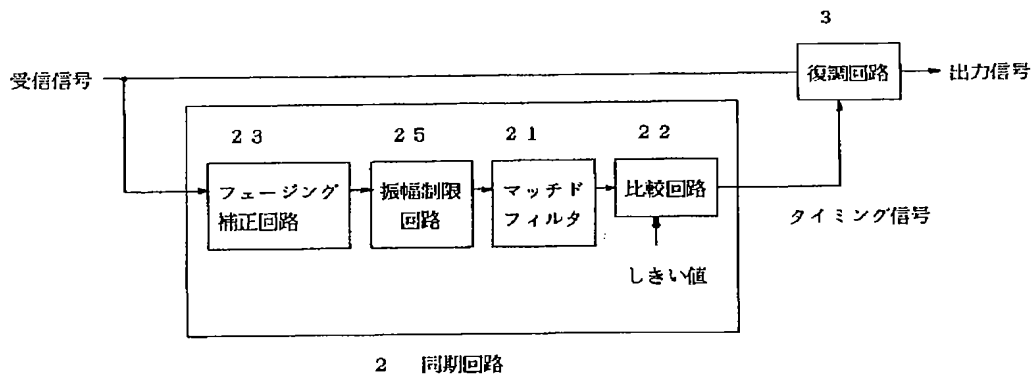
【図 4】



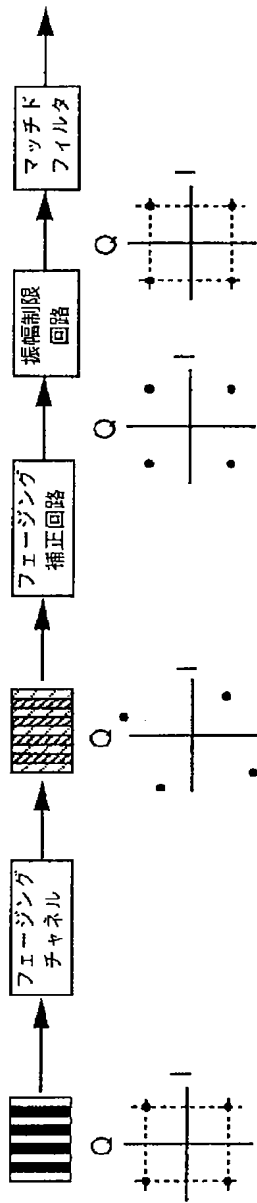
【図 3】



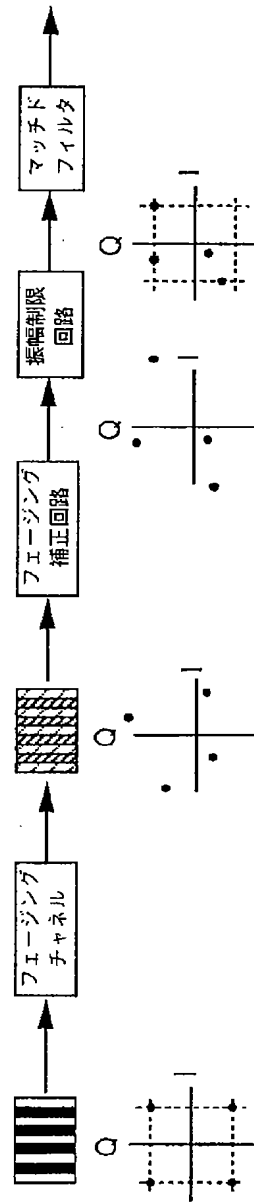
【図 7】



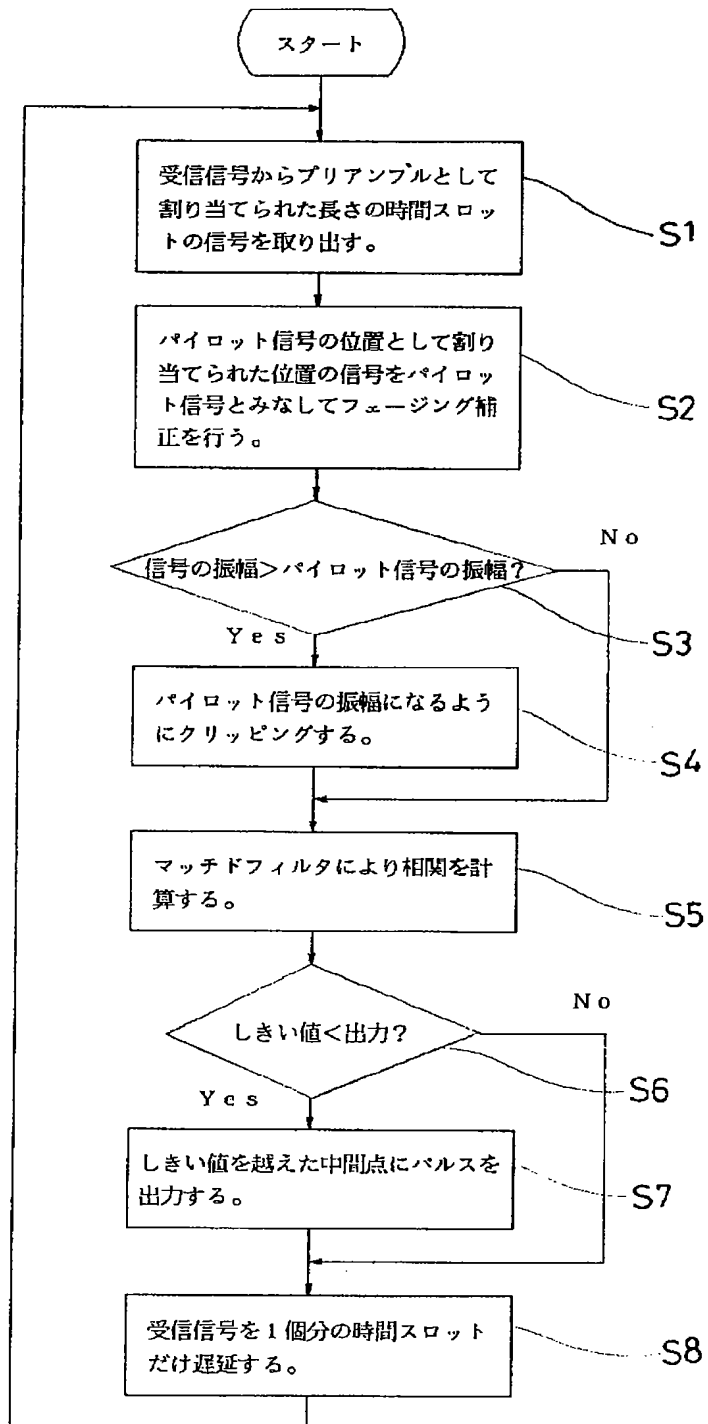
【図 5】



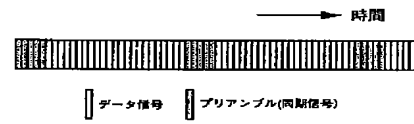
【図 6】



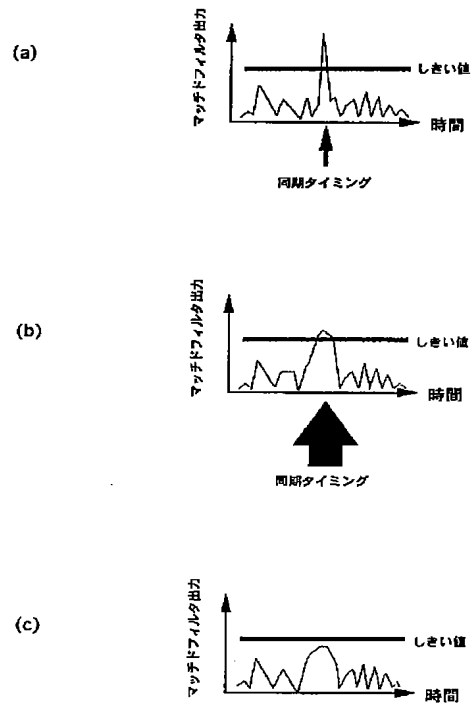
【図 8】



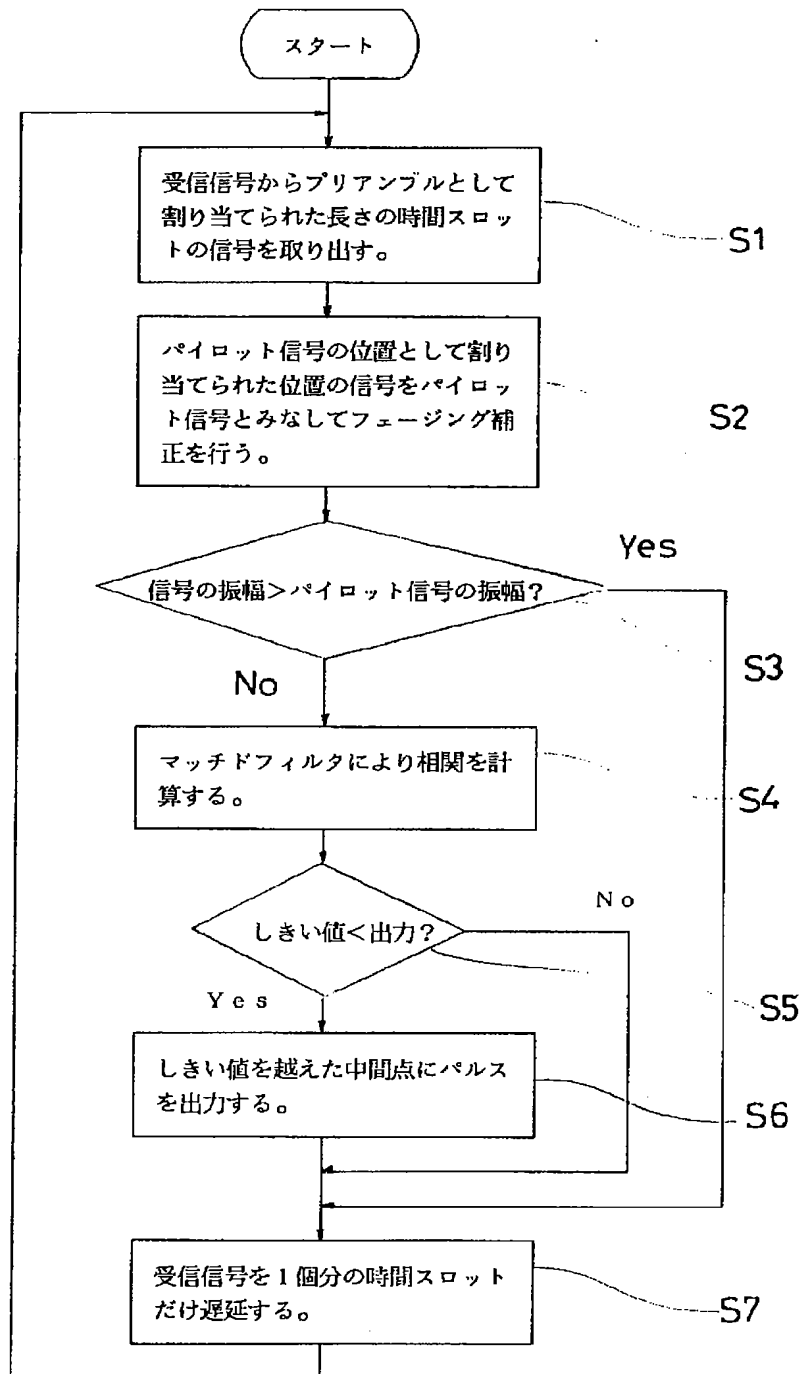
【図 10】



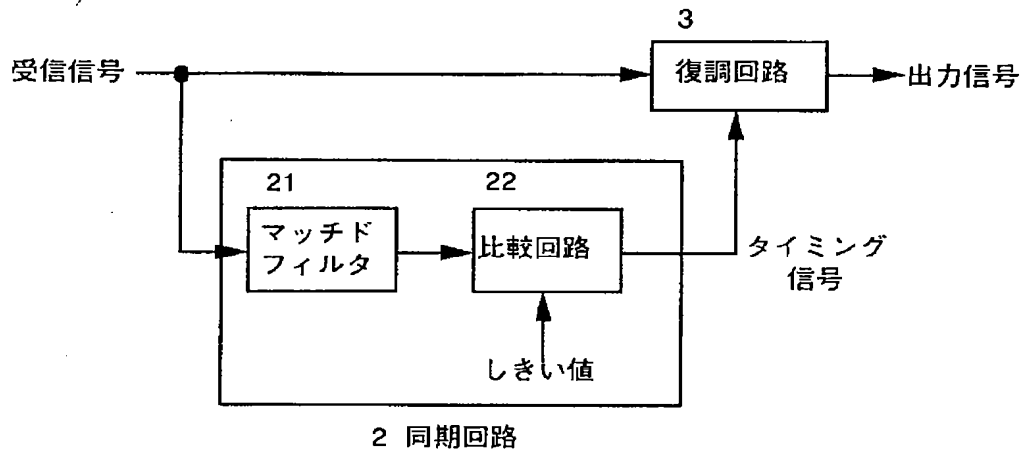
【図 12】



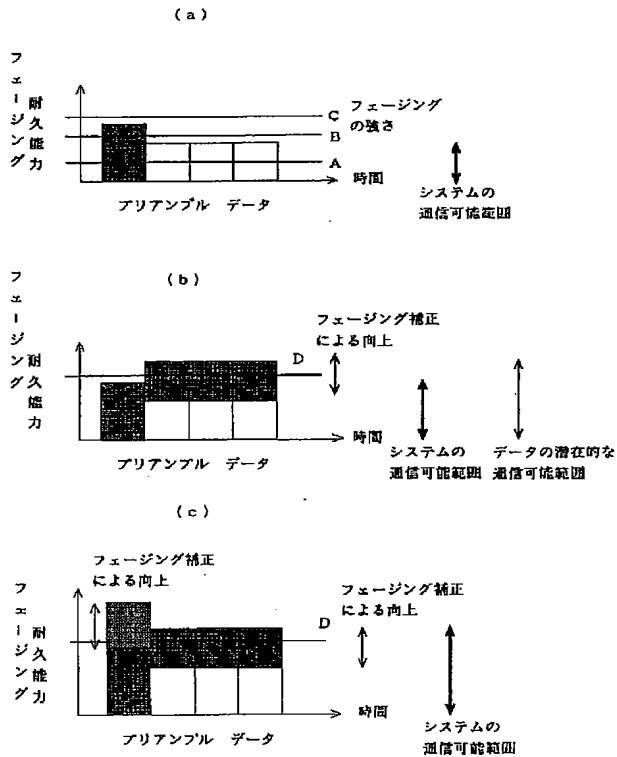
【図 9】



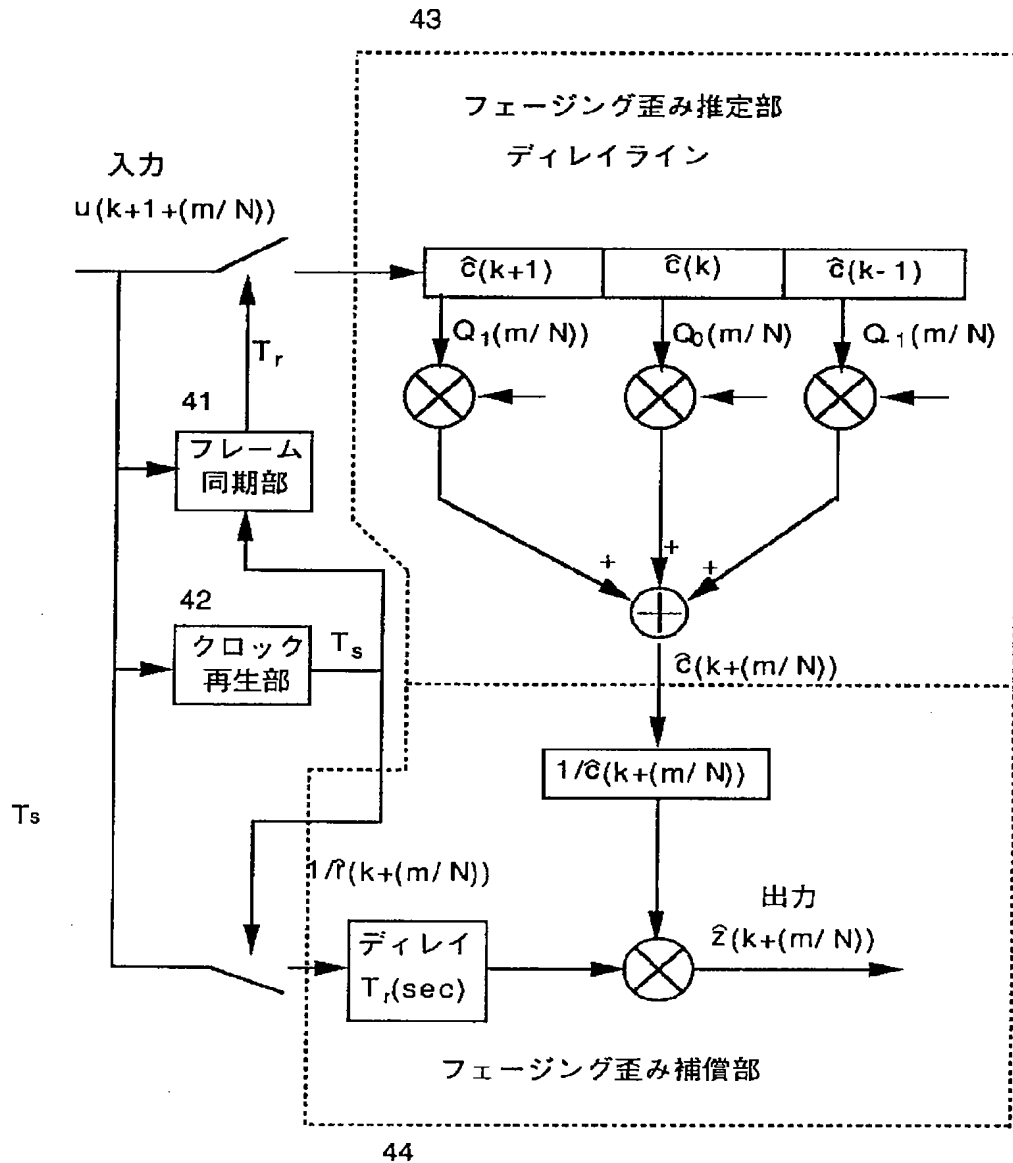
【図 11】



【図 14】



【図 13】



フロントページの続き

(51) Int. Cl. 6

識別記号

庁内整理番号
7304-5K

F I

H 0 4 B 7/26

技術表示箇所

1 0 9 A